

Introducción al Diseño Digital

Por:

Carlos A. Fajardo

cafajar@uis.edu.co



El inicio de los procesadores comerciales

- Intel 4004 (1972).
 - 2300 Transistores
 - 10 micras (micra= 10^{-5} metros)
 - 500 – 700 kHz.

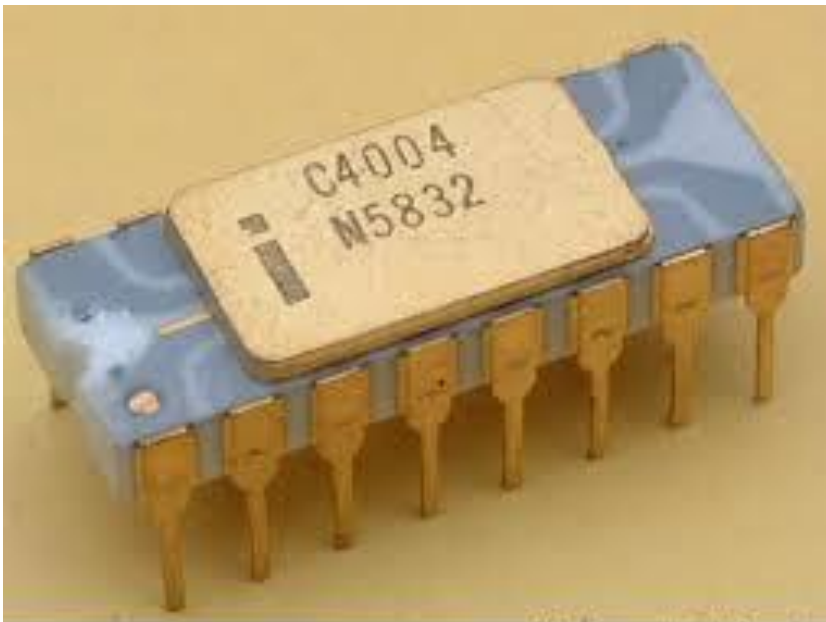
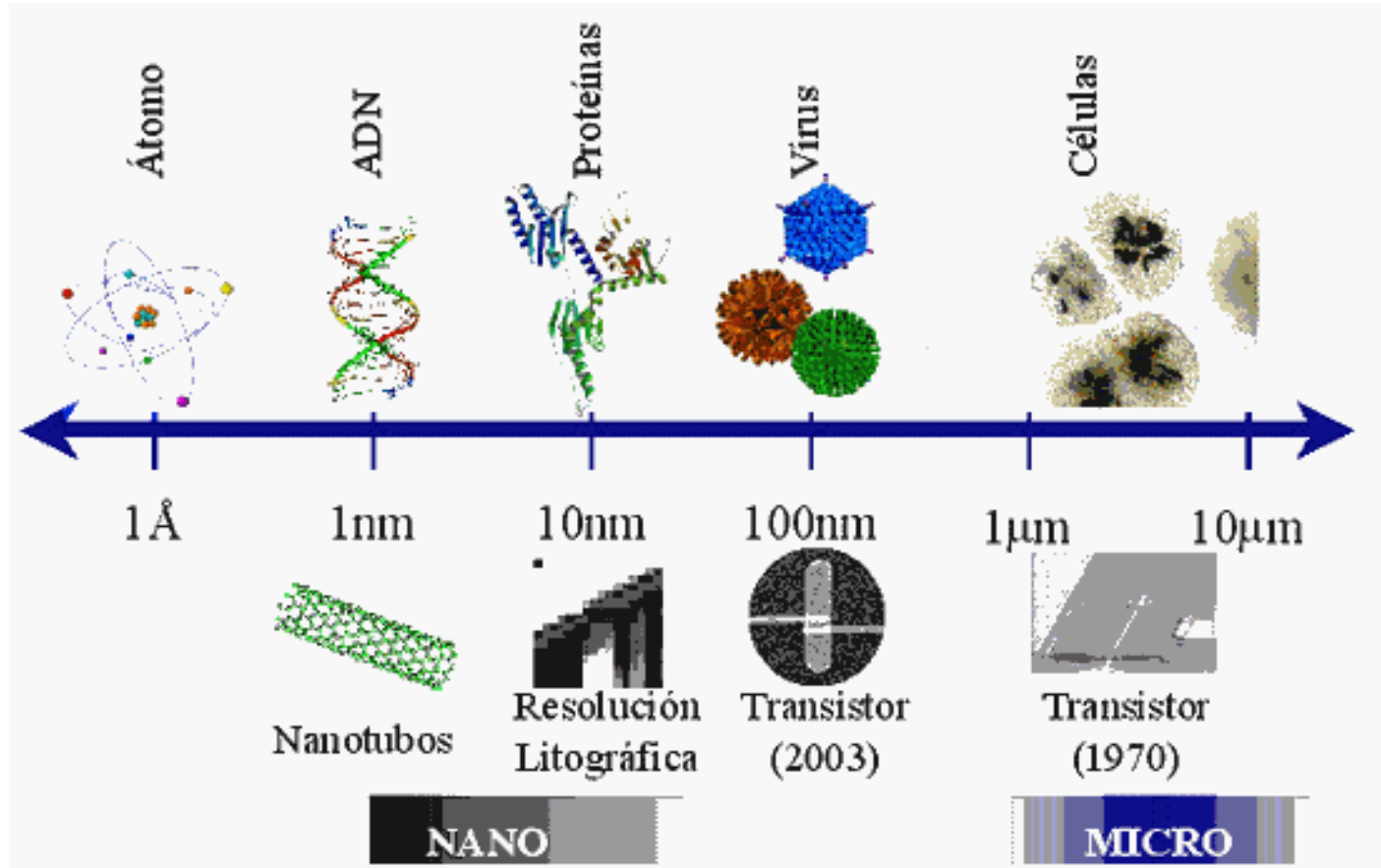


Image courtesy of CPU-Zone.com. Used with permission.

Tamaño de los transistores



Muchos transistores



- Ivy Bridge (2012)
 - 1400'000.000 Transistores.
 - 22 nanómetros (10^{-9} metros).
 - 3.9 GHz

El arte de simplificar lo complejo

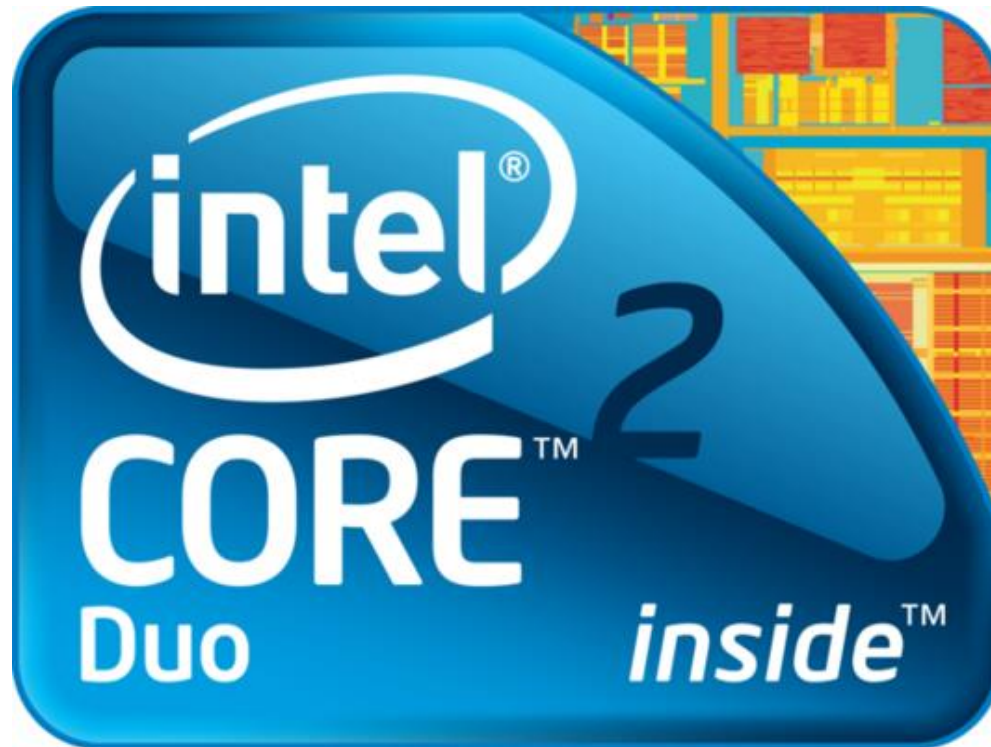
- Es imposible comprender el funcionamiento de tantos transistores interconectados.
- La solución: niveles de abstracción.
- Cada nivel muestra únicamente determinadas características e ignora las otras.

El arte de simplificar lo complejo

- Diseñar una casa (Niveles de abstracción).
 - A nivel de habitaciones: dormitorios, salas, comedores, baños, cocinas, etc.
 - A nivel de paredes.
 - A nivel de ladrillos.

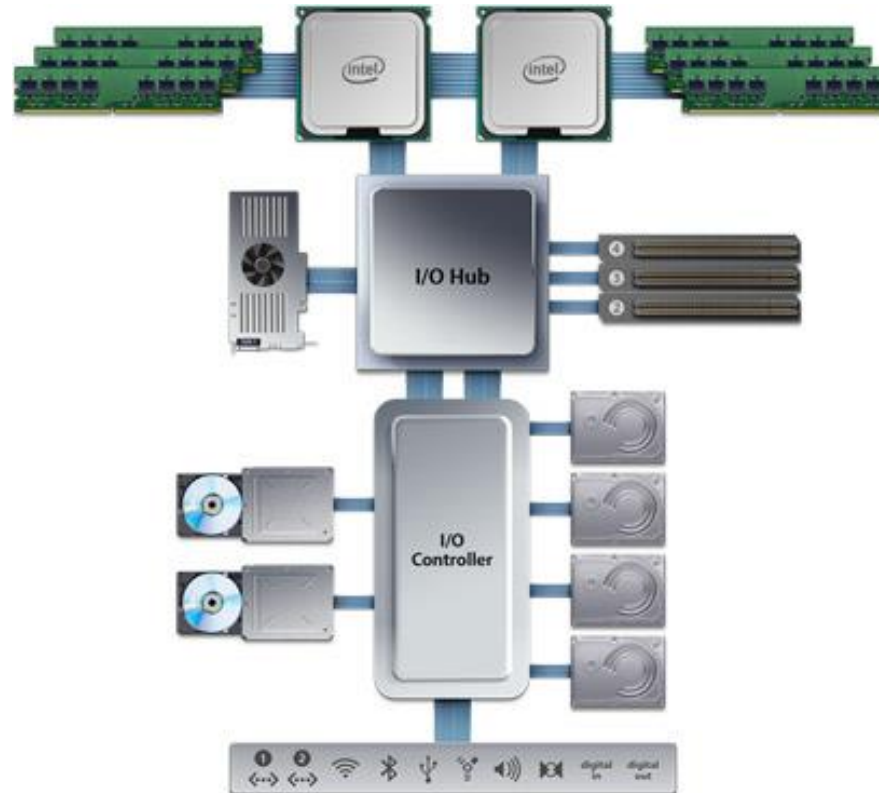
Niveles de abstracción

- Nivel de Procesador o Arquitectura (Arquitectura de Computadores)



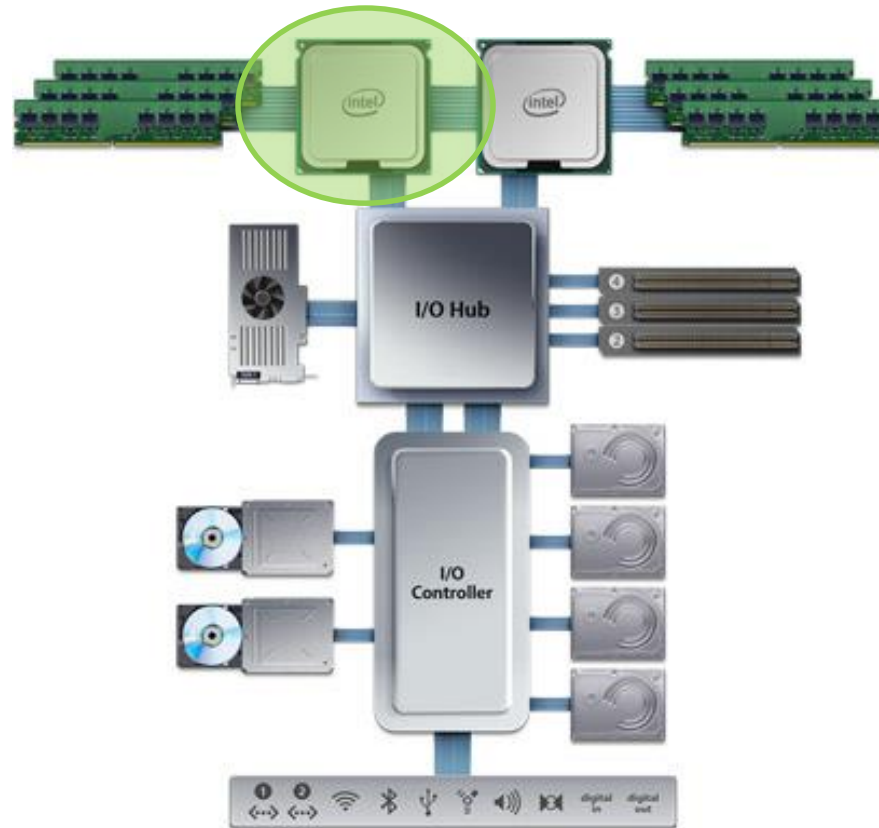
Niveles de abstracción

- Nivel de Procesador o Arquitectura



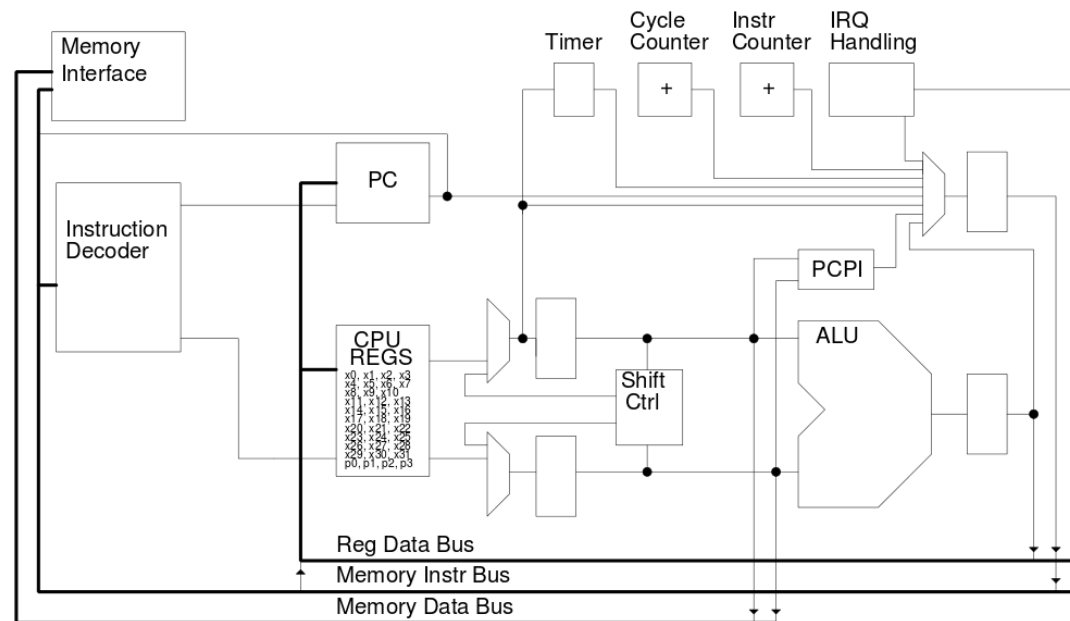
Niveles de abstracción

- Nivel de Procesador o Arquitectura



Niveles de abstracción

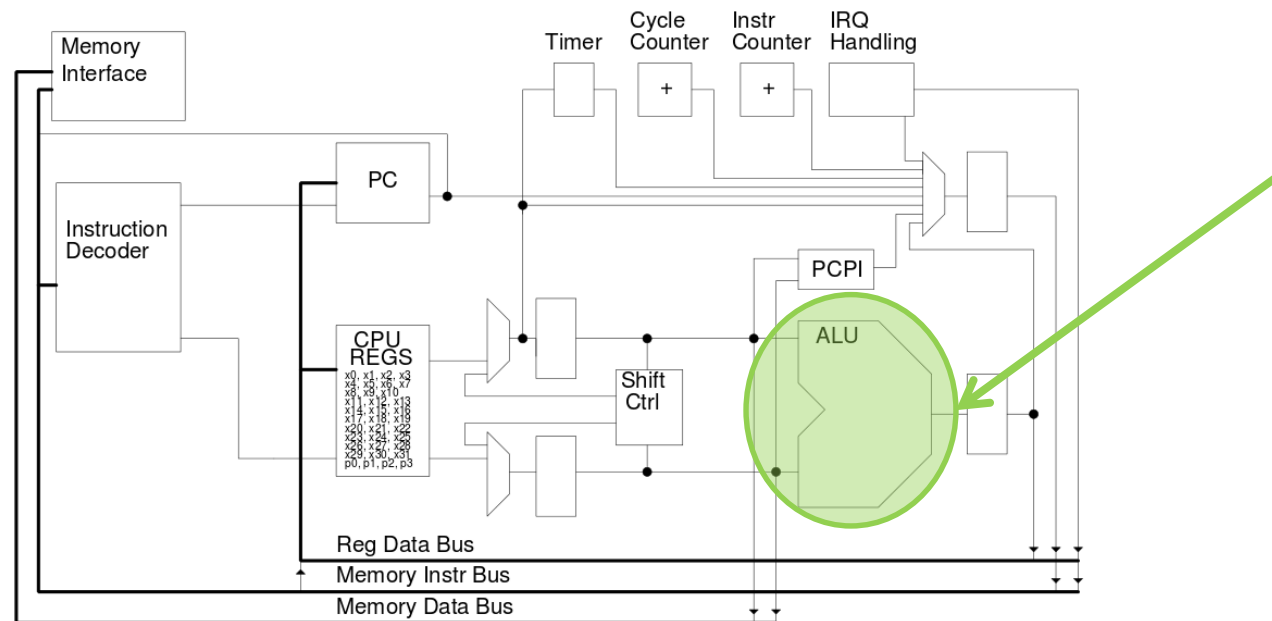
- Nivel de Transferencia de Registros
 - Sistemas Digitales I
 - Sistemas Digitales II



Microntrolador RISC-V – Presentado en EEUU por el grupo Onchip

Niveles de abstracción

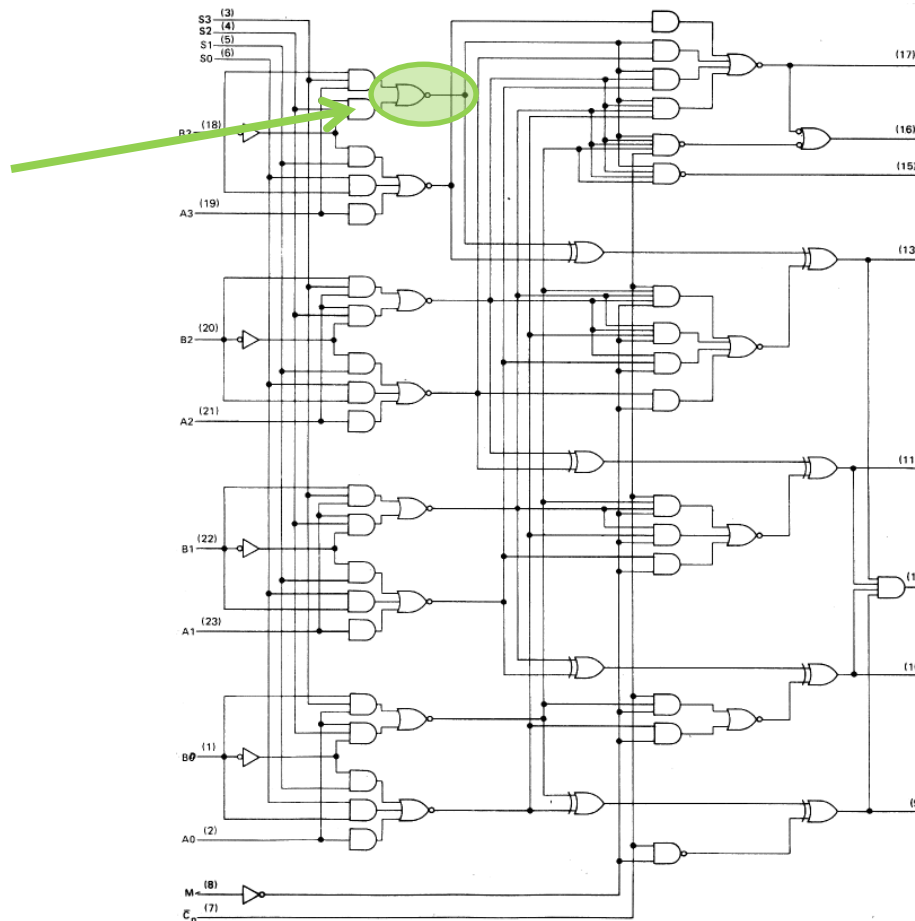
- Nivel de Transferencia de Registros
 - Sistemas Digitales I
 - Sistemas Digitales II



Microntrolador RISC-V – Presentado en EEUU por el grupo Onchip

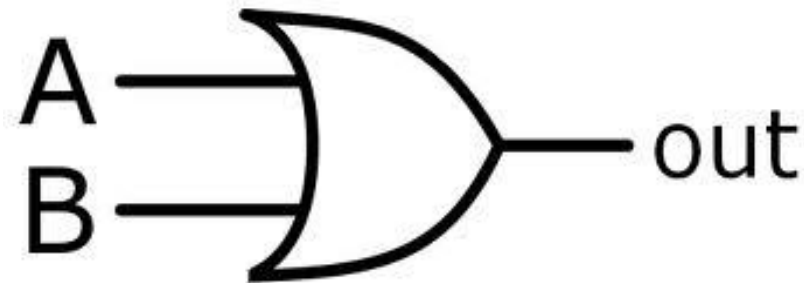
Niveles de abstracción

- Nivel de compuertas lógicas
 - Sistemas Digitales I



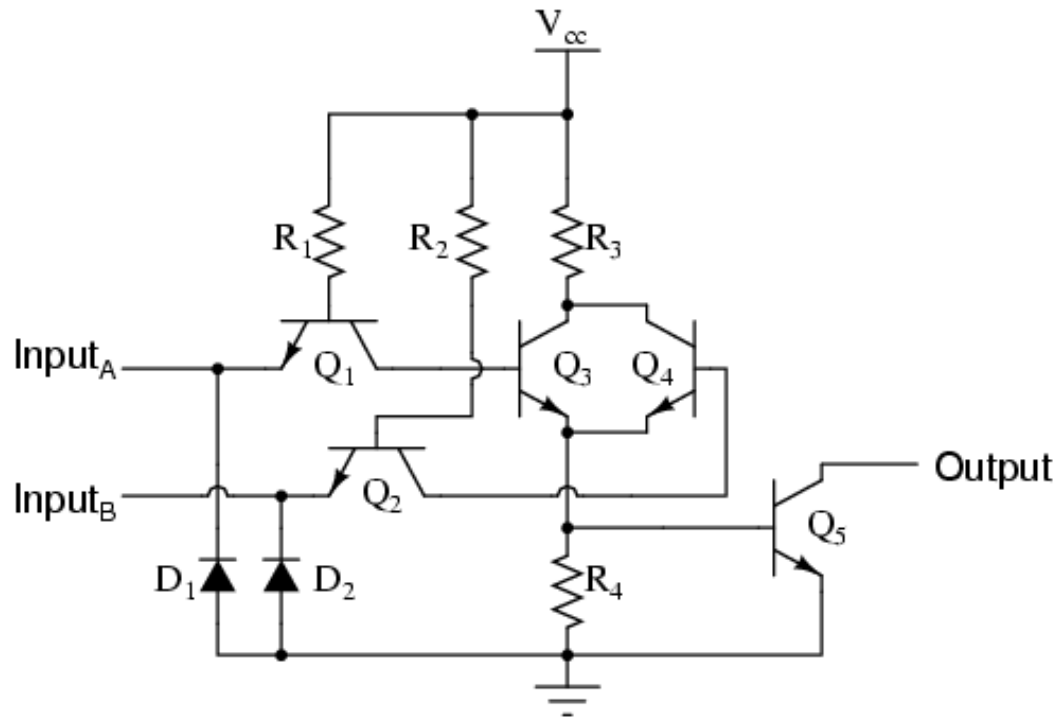
Niveles de abstracción

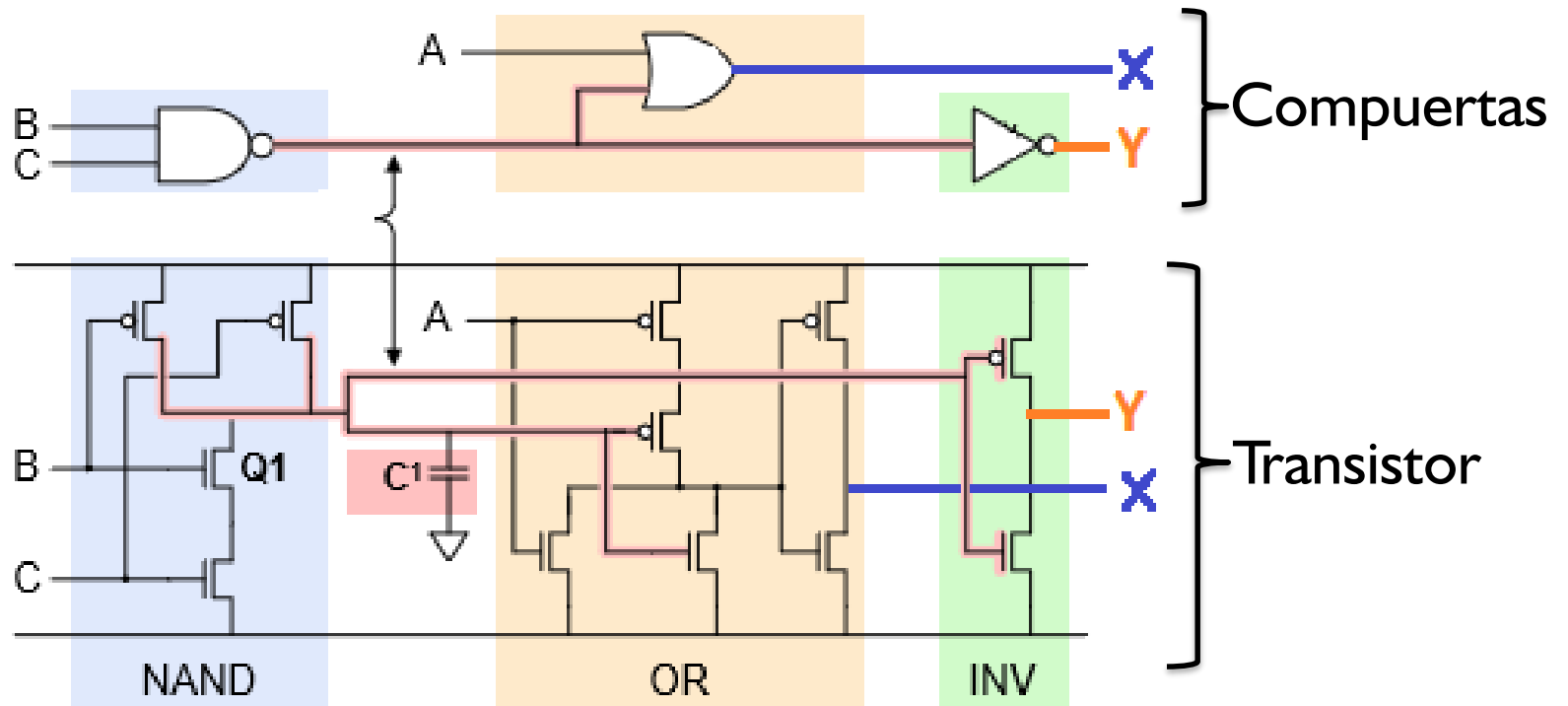
- Nivel de transistor



Niveles de abstracción

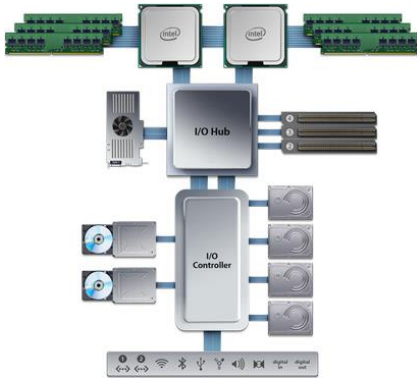
- Nivel de transistor
 - Laboratorio de Sistemas Digitales I





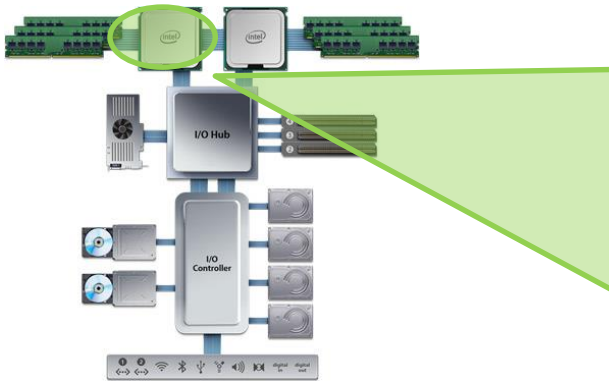
En resumen

Arquitectura

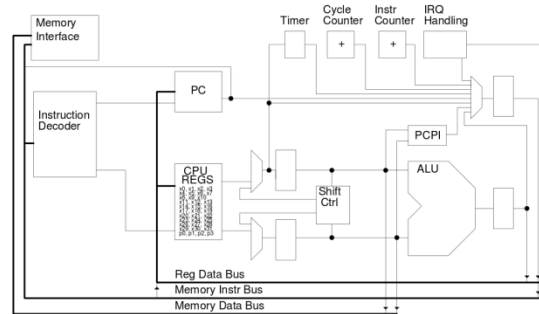


En resumen

Arquitectura

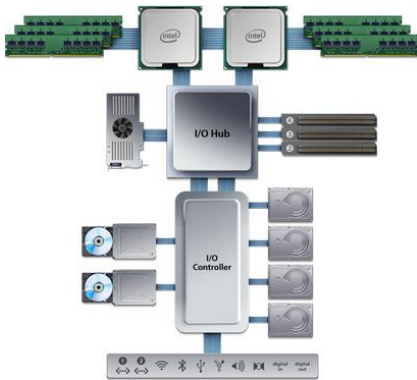


Transferencia entre Registros

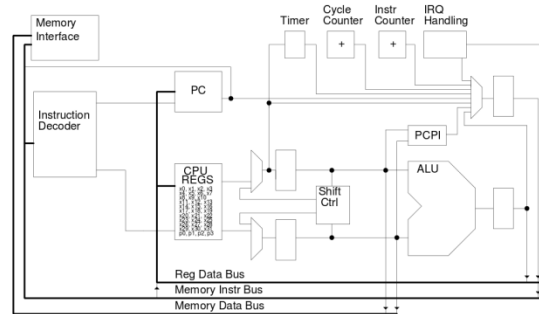


En resumen

Arquitectura

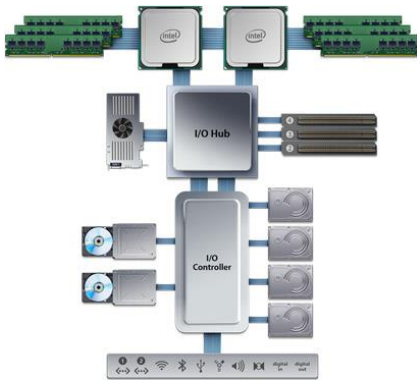


Transferencia entre Registros

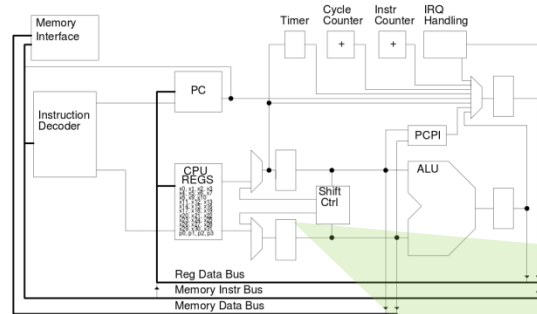


En resumen

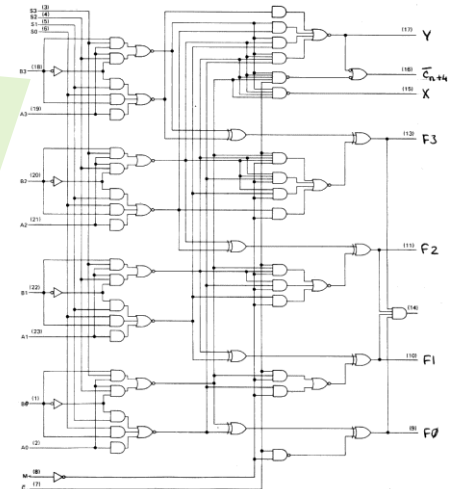
Arquitectura



Transferencia entre Registros

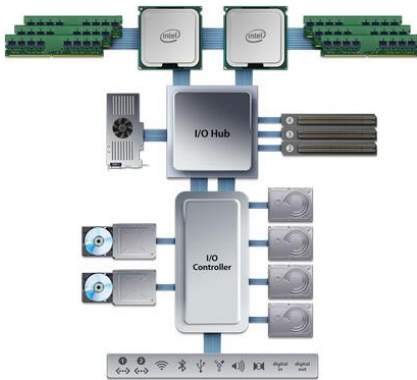


Compuertas Lógicas

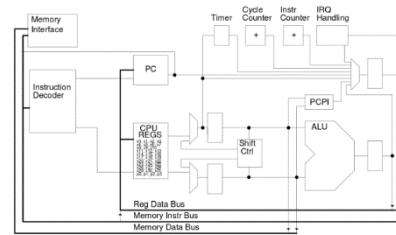


En resumen

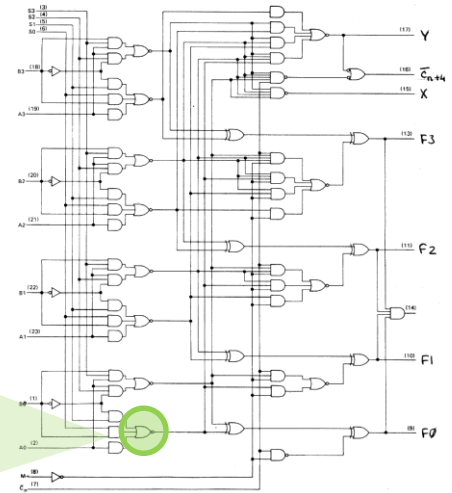
Arquitectura



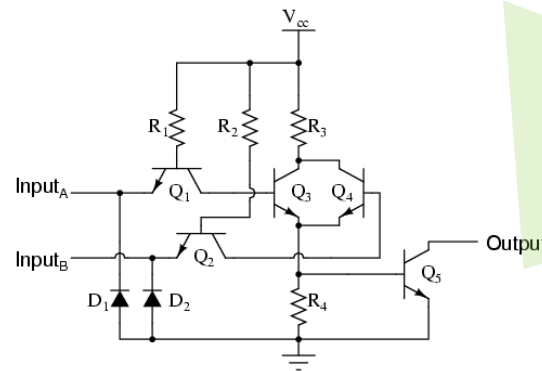
RTL: Register Transfer Level



Compuertas Lógicas

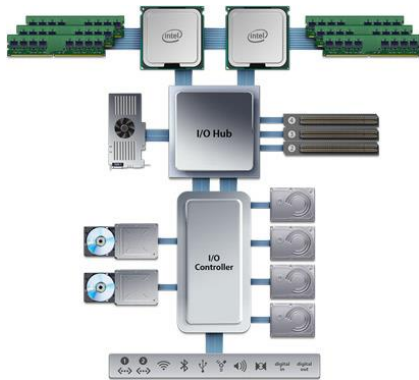


Transistor

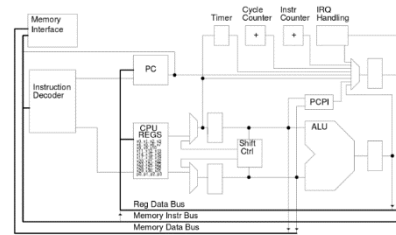


En resumen

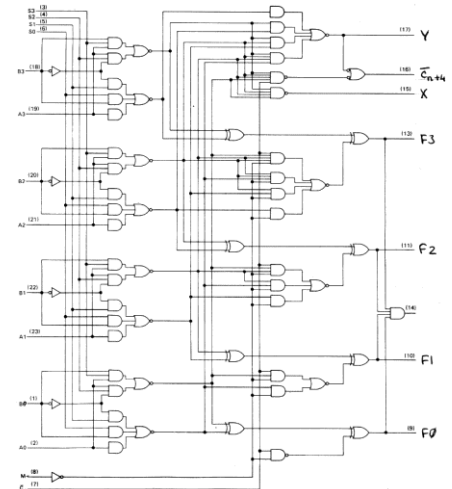
Arquitectura



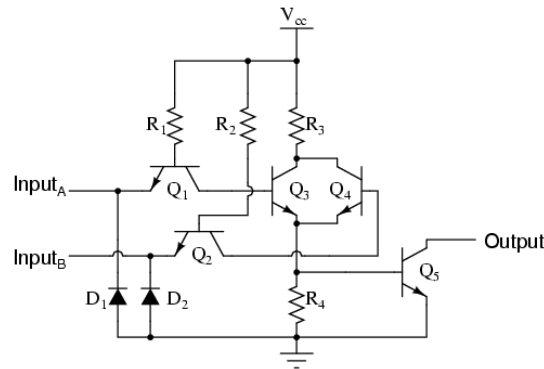
Transferencia entre Registros



Compuertas Lógicas



Transistor



Niveles de Abstracción

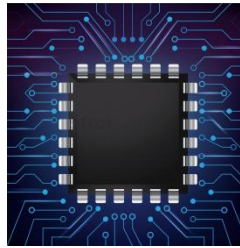
- Nivel de Procesador o Arquitectura
- Nivel de Transferencia de Registros
- Nivel de compuertas lógicas
- Nivel de transistor

Niveles de Abstracción

- Nivel de Procesador o Arquitectura
- **Nivel de Transferencia de Registros**
- **Nivel de compuertas lógicas**
- Nivel de transistor

Tres posibilidades de implementación

1. Hardware: System on Chip (SoC)



2. Software: Microcontrolador.



3. Hardware – FPGA.



Tres posibles implementaciones

1. **Hardware: System on Chip (SoC)**
 - Área – Consumo de potencia
 - Velocidad – Frecuencia Máxima
 - Time-to-Market
2. **Software: Microcontrolador, DSP, GPU**
 - Área – Consumo de potencia
 - Velocidad – Frecuencia Máxima
 - Time-to-Market
3. **Hardware - FPGA:**
 - Área – Consumo de potencia
 - Velocidad – Frecuencia Máxima
 - Time-to-Market

Tres posibles implementaciones




1. **Hardware : System on Chip (SoC)**
 - Área – Consumo de potencia 
 - Velocidad – Frecuencia Máxima 
 - Time-to-Market 
2. **Software – Microcontrolador – DSP - GPU:**
 - Área – Consumo de potencia
 - Velocidad – Frecuencia Máxima
 - Time-to-Market
3. **Hardware - FPGA:**
 - Área – Consumo de potencia
 - Velocidad – Frecuencia Máxima
 - Time-to-Market

Tres posibles implementaciones




1. Hardware : System on Chip (SoC)
 - Área – Consumo de potencia 
 - Velocidad – Frecuencia Máxima 
 - Time-to-Market 
2. Software – Microcontrolador – DSP - GPU:
 - Área – Consumo de potencia 
 - Velocidad – Frecuencia Máxima 
 - Time-to-Market 
3. Hardware - FPGA:
 - Área – Consumo de potencia
 - Velocidad – Frecuencia Máxima
 - Time-to-Market

Tres posibles implementaciones

1. Hardware : System on Chip (SoC)

- Área – Consumo de potencia 
- Velocidad – Frecuencia Máxima 
- Time-to-Market 

2. Software – Microcontrolador – DSP - GPU:

- Área – Consumo de potencia 
- Velocidad – Frecuencia Máxima 
- Time-to-Market 

3. Hardware - FPGA:

- Área – Consumo de potencia 
- Velocidad – Frecuencia Máxima 
- Time-to-Market 

